

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

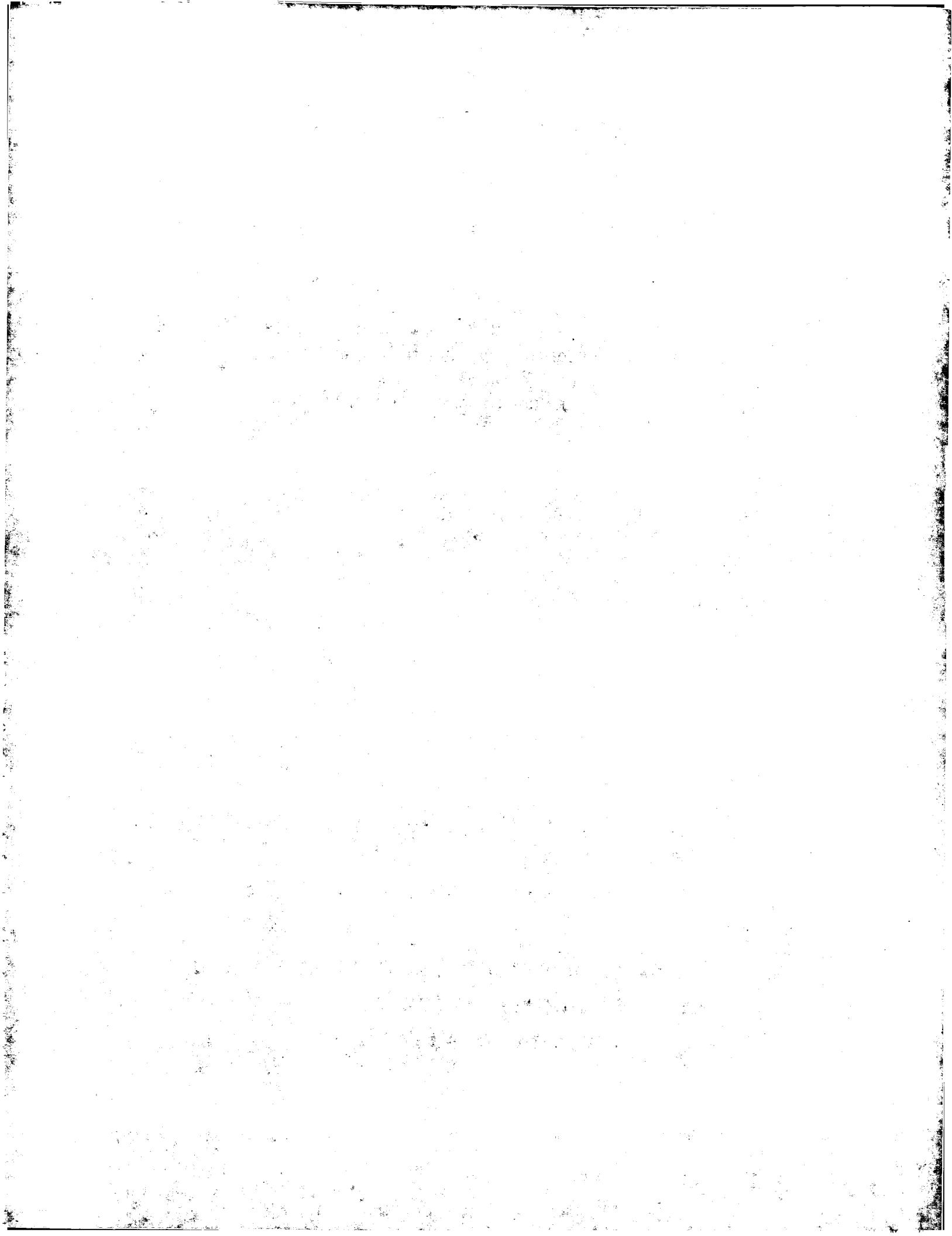
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2001298306
 PUBLICATION DATE : 26-10-01

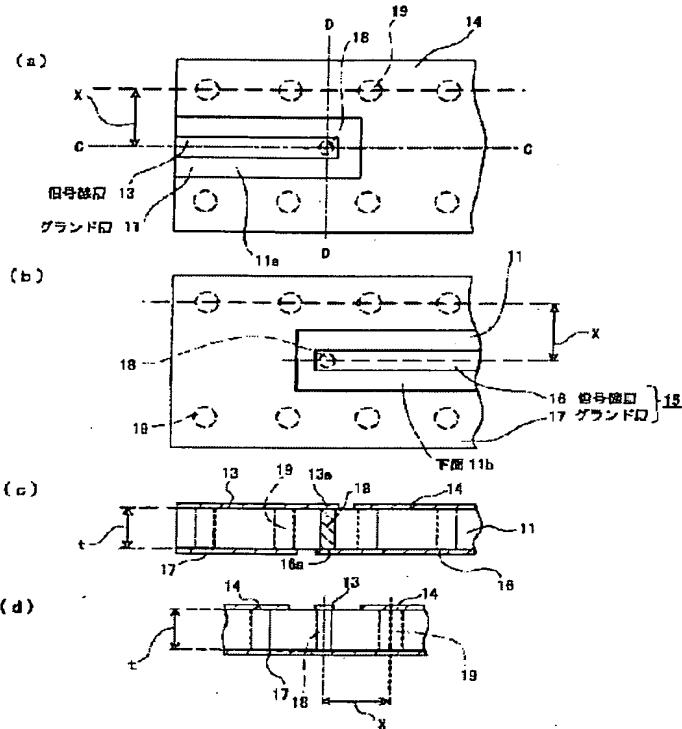
APPLICATION DATE : 14-04-00
 APPLICATION NUMBER : 2000113659

APPLICANT : SUMITOMO METAL ELECTRONICS
 DEVICES INC;

INVENTOR : TSUKIYAMA YOSHIO;

INT.CL. : H01P 3/08 H01L 23/12 H01P 1/04
 H01P 3/02

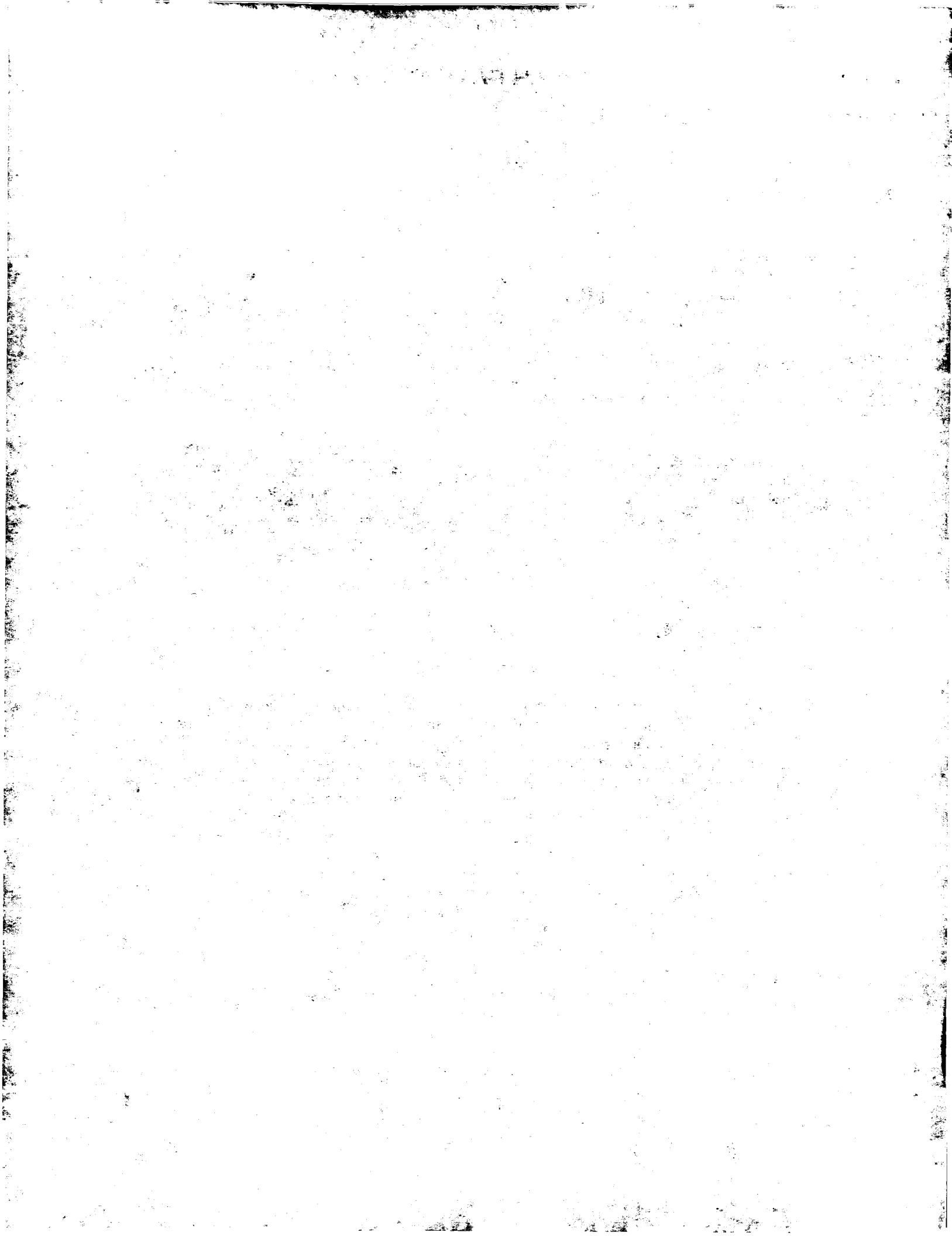
TITLE : HIGH FREQUENCY TRANSMISSION
 LINE SUBSTRATE AND HIGH
 FREQUENCY PACKAGE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a high frequency transmission line substrate with which a high frequency package having improved high frequency characteristics as well as improved transmission characteristics is configured.

SOLUTION: In the high frequency transmission line substrate, a signal line layer 13 and a ground layer 14 are provided on an upper surface 11a of a dielectric substrate 11, a signal line layer 16 and a ground layer 17 are provided on a lower surface 11b of the dielectric substrate 11, and plural conductor vias 19 are formed for connecting the ground layers 14 and 17 on both sides of the signal line layers 13 and 16. When a frequency to be used is defined as F, the dielectric constant of the dielectric substrate 11 is defined as ϵ_r , the thickness of the dielectric substrate 11 is defined as (t) and a distance between the centerlines of the signal line layers 13 and 16 and a straight line connecting the centers of the respective conductive vias 19 is defined as X, within the range of $\pm 5\%$, respective values are set so as to satisfy the following relations of $F=M_0+M_1t$ on the conditions of $M_0=a+bX$ and $M_1=c+dX$, $a=341.2-18.9\epsilon_r$, $b=-0.31+0.17\epsilon_r$, $c=-0.3+0.02\epsilon_r$ and $d=0.00031-2.1\times 10^{-5}\epsilon_r$.

COPYRIGHT: (C)2001,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-298306

(P2001-298306A)

(43)公開日 平成13年10月26日 (2001.10.26)

(51)Int.Cl.⁷

識別記号

F I

テマコト⁷(参考)

H 01 P 3/08

H 01 P 3/08

5 J 0 1 1

H 01 L 23/12

3 0 1

H 01 L 23/12

3 0 1 Z 5 J 0 1 4

H 01 P 1/04

3/02

H 01 P 1/04

3/02

審査請求 未請求 前求項の数4 ○L (全11頁)

(21)出願番号 特願2000-113659(P2000-113659)

(22)出願日 平成12年4月14日 (2000.4.14)

(71)出願人 391039896

株式会社住友金属エレクトロデバイス
山口県美祢市大嶺町東分字岩倉2701番1

(72)発明者 新屋 善久

兵庫県尼崎市扶桑町1番8号 住友金属工
業株式会社エレクトロニクス基盤研究部内

(72)発明者 築山 良男

兵庫県尼崎市扶桑町1番8号 住友金属工
業株式会社エレクトロニクス基盤研究部内

(74)代理人 100096080

弁理士 井内 龍二

Fターム(参考) 5J011 DA11

5J014 CA42

(54)【発明の名称】 高周波伝送線路基板、及び高周波パッケージ

(57)【要約】

【課題】 高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを構成することのできる高周波伝送線路基板を提供すること。

【解決手段】 誘電体基板11の上面11aに信号線層13とグランド層14とを備え、誘電体基板11の下面11bには信号線層16とグランド層17とを備え、信号線層13、16を挟んで、その両側にグランド層14とグランド層17とを接続する複数個の導体ビア19が形成された高周波伝送線路基板であって、使用周波数をF、誘電体基板11の比誘電率をε_r、誘電体基板11の厚みをt、及び信号線層13、16の中心線と各導体ビア19の中心を結ぶ直線との距離をXとするとき、下記関係を満たす各値を、±5%の範囲内で設定する。

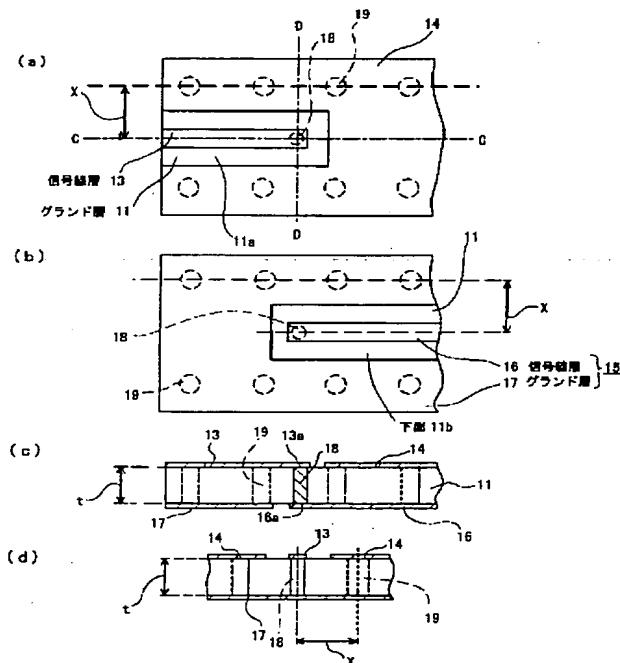
$$F = M_0 + M_1 \cdot t \quad \text{但し、} M_0 = a + b \cdot X, M_1 = c + d \cdot X,$$

$$a = 341.2 - 18.9 \epsilon_r, b = -0.31 + 0.$$

$$0.17 \epsilon_r,$$

$$c = -0.3 + 0.02 \epsilon_r, d = 0.00031 -$$

$$2.1 \times 10^{-5} \epsilon_r$$



【特許請求の範囲】

【請求項1】 誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、

前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、

前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、
使用周波数をF、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、

$$F = M_0 + M_1 t$$

但し、 $M_0 = a + b X$

$$M_1 = c + d X$$

$$a = 341.2 - 18.9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

の関係を満たす前記各値が、 $\pm 5\%$ の範囲内で設定されていることを特徴とする高周波伝送線路基板。

【請求項2】 誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、

前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、

前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、
使用周波数をF、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、

$$F + f = M_0 + M_1 t$$

但し、 $M_0 = a + b X$

$$M_1 = c + d X$$

$$a = 341.2 - 18.9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

f：補助周波数

の関係を満たす前記各値が、 $\pm 5\%$ の範囲内で設定されていることを特徴とする高周波伝送線路基板。

【請求項3】 補助周波数fが、 $-5 \text{ GHz} \leq f \leq 5 \text{ GHz}$ の範囲内で設定されていることを特徴とする請求項

2記載の高周波伝送線路基板。

【請求項4】 請求項1～3のいずれかの項に係る高周波伝送線路基板を用いて構成されていることを特徴とする高周波パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波伝送線路基板、及び高周波パッケージに関し、より詳細には、高周波信号を利用する半導体素子が搭載され、その周辺に高周波回路が形成された高周波伝送線路基板、及び該高周波伝送線路基板を用いて構成される高周波パッケージに関する。

【0002】

【従来の技術】高周波パッケージは誘電体基板上に形成された半導体素子実装領域及びその周辺部の高周波回路を環状枠体及びこの環状枠体上に接合される蓋体で気密封止することにより構成されており、高周波信号は前記枠体の下面を貫通する信号線層を介して入出力されるようになっている。

【0003】図7は従来のこの種高周波パッケージを示した模式図であり、(a)は側面断面図、(b)は(a)におけるB-B線断面部分の斜視図である。誘電体基板41は厚さTの略直方体板形状に形成されており、誘電体基板41の下面41bにはグランド層42が形成される一方、誘電体基板41の上面41aの所定箇所には、環状の誘電体製の枠体44が形成されている。枠体44の内側領域44dにおける誘電体基板上面41aの所定箇所には、幅が w_1 の薄膜状の回路部43aが複数個形成される一方、枠体44を挟んで回路部43aと対向する外側には、これと同様(幅が w_1)のリード部43bがそれぞれ形成されている。回路部43aの一端部とリード部43bの一端部とは幅が w_2 の導体部43cを介して接続されており、この導体部43cは枠体44の壁部44a内に埋設されている。これら回路部43a、リード部43b、導体部43cを含んで信号線層43が構成されている。

【0004】また導体部43cとこの近傍の壁部44aとを含んで構成される回路の特性インピーダンスを、回路部43a、リード部43bのそれと同等にするため、導体部43cの幅 w_2 は回路部43a及びリード部43bの幅 w_1 よりも小さい値に設定されている。そして信号線層43における反射損失を抑えて伝送損失を小さくするために、回路部43a、リード部43b、導体部43cにおける各特性インピーダンスの整合が図られている。

【0005】誘電体基板上面41aにおける枠体内側領域44dの略中央部には半導体素子45が実装されるようになっており、半導体素子45のパッド45aと回路部43aの他端部とはボンディングワイヤ45bを介して接続されるようになっている。枠体44の上面には蓋

体46が接合（ハーメチックシール）されるようになってしまい、この蓋体46により誘電体基板41上の枠体内側領域44dが気密・封止されるようになっている。これら誘電体基板41、グランド層42、信号線層43、枠体44、蓋体46等を含んでマイクロストリップラインタイプの高周波パッケージ40が構成されている。

【0006】高周波信号（図示せず）は、信号線層43のリード部43bより導体部43c、回路部43a等を介して半導体素子45に入力される一方、半導体素子45より出力された高周波信号は、信号線層43の回路部43a、導体部43c等を介してリード部43bより出力されるようになっている。しかしながらこのように構成された高周波パッケージ40では、導体部43cの幅 w_2 が狭くなってしまい、この寸法精度を確保することが難しく、また抵抗が大きくなり、伝送損失が増大しやすい。また製造する際、導体部43cの両端部と壁部44aの外外面44b、44cとを正確に位置合わせすることが難しいという課題があった。

【0007】この課題に対処するため、信号線層が埋設される枠体部分を薄く形成したものが提案されている。図8は従来のこの種高周波パッケージの主要部を模式的に示した斜視図であり、図中41、42は図7に示したものと同様の誘電体基板、グランド層を示している。誘電体基板41の上面41aの所定箇所には環状をした誘電体製の枠体54が形成され、枠体54の所定箇所には凹部54bが形成されている。一方、誘電体基板41の上面41aの所定箇所には幅が w_1 の薄膜状の信号線層53が形成されている。この信号線層53の一端部53a側は枠体54の内側領域54cに形成され、信号線層53の他端部53b側は枠体54の外側領域54dに形成されており、信号線層53の略中央部は凹部54bの近傍内に埋設されている。

【0008】その他の構成は図7に示したものと略同様であるのでここではその構成の詳細な説明は省略することとする。これら誘電体基板41、グランド層42、信号線層53、枠体54等を含んで高周波パッケージが構成されている。そして高周波信号は、他端部53b側より信号線層53等を介して半導体素子45（図7）に入力される一方、半導体素子45より出力された高周波信号は、信号線層53等を介して他端部53b側より出力されるようになっている。

【0009】しかしながらこのように構成された高周波パッケージでは、凹部54bの厚さ e_1 を薄く設定する必要があり、製造が難しく、また凹部54bにおいて強度的に特に弱くなるという課題があった。また図7、図8に示したマイクロストリップラインタイプの高周波パッケージでは、半導体素子45がミリ波や準ミリ波のようなより高周波数帯域の信号を処理するものである場合、半導体素子45と信号線層43、53との接続損失や、信号線層43、53における放射損失が大きくなり

易いという課題があった。

【0010】この課題に対処するため、近年、誘電体基板の一主面側に信号線層及びグランド層が形成され、これらの上に半導体素子45がフリップチップ実装される、いわゆるコプレナ・ウェーブガイドタイプの高周波パッケージが提案されている。

【0011】図9は従来のこの種高周波パッケージの要部を示した模式図であり（特開平4-336702号公報）、（a）はパッケージの内部及び外部を示す部分破断平面図、（b）は（a）におけるB-B線断面図、（c）は下面図である。また図10は図9に示した高周波パッケージの要部を示す部分拡大斜視図である。図中61はセラミック等からなるパッケージ基板を示しており、パッケージ基板61の上面の所定箇所には、環状の誘電体製の枠体62が形成され、枠体62の上面には蓋体63が接合されるようになっている。

【0012】またパッケージ基板61の上面には、メタライズ65を施したダイボンディング領域64や誘電体基板66が形成されている。誘電体基板66の上面には、金属薄膜からなるパッケージ内部のグランド層78と、所定の線路幅及びグランド層78と所定間隔を有する金属薄膜からなる信号線層79とが形成され、これらグランド層78と信号線層79とを含んで、高周波伝送線路として動作する内部コプレナ線路80が構成されている。またパッケージ基板61の下面には、グランド層68と信号線層69とが形成され、これらグランド層68と信号線層69とを含んで、外部コプレナ線路70が構成されている。

【0013】このように図9、図10に示した高周波パッケージにおける内部高周波伝送線路は、信号線層79の両側及び誘電体基板66を挟んで裏側にグランド層78、68が形成された線路構造、いわゆるグランデッド・コプレナ線路構造となっている。また内部コプレナ線路80を構成する信号線層79、グランド層78と、外部コプレナ線路70を構成する信号線層69、グランド層68とは、金属からなる複数の導体ビア71a、71bを介して接続されている。

【0014】このように構成された高周波パッケージでは、グランデッド・コプレナ線路構造になっているため、内部側信号線層79の線路幅を半導体素子の線路幅に適合させることができ、パッケージと半導体素子との接続部における高周波的な不整合が解消され、損失を低く抑えること、定在波比（線路を流れる信号の最大電圧と最小電圧との比）を下げることが可能になるとしている。

【0015】また内部側の信号線層79、グランド層78と、外部側の信号線層69、グランド層68との接続を、複数の導体ビア71a、71bを介して行うため、高周波的な不整合を少なくすることや、アイソレーションを高めることができるとしている。

【0016】

【発明が解決しようとする課題】高周波特性に優れたパッケージを製造するにあたっては、製造条件が重要になってくる。またこの製造条件については、使用周波数帯域によって変わってくるものであるため、高周波パッケージは使用周波数帯域に合わせた構成にする必要がある。

【0017】ところが、図9、図10に示した高周波パッケージにおいては、使用周波数帯域を考慮した構成になっておらず、また導体ビア71bの位置や誘電体基板66の厚みについての考慮が何らされていないため、例えば、挿入損失S₁₁については-1.0dB程度に抑えるのが限界であった。

【0018】本発明は上記課題に鑑みなされたものであって、高周波特性に優れ、かつ伝送特性にも優れた高周波伝送線路基板、及び該高周波伝送線路基板を用いて構成される高周波パッケージを提供することを目的としている。

【0019】

【課題を解決するための手段及びその効果】上記したように、従来の高周波パッケージにおいては、使用周波数帯域に適したパッケージとすることはできなかった。そこで本発明者は、内部コフレナ線路80と外部コフレナ線路70との距離や、内部側のグランド層78と外部側のグランド層68とを接続するための導体ビア71bと信号線層69、79との距離に着目し、これら距離を調整することによって、使用周波数帯域に適したパッケージを製造することができることを見い出し、本発明を完成するに至った。

【0020】上記目的を達成するために本発明に係る高周波伝送線路基板(1)は、誘電体基板の正面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、前記誘電体基板の正面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、使用周波数をF、前記誘電体基板の比誘電率をε_r、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離Xとするとき、下記数1式を満たす前記各値が、±5%の範囲内で設定されていることを特徴としている。

【0021】

【数1】 $F = M_0 + M_1 \cdot t$

但し、 $M_0 = a + b \cdot X$

$M_1 = c + d \cdot X$

$a = 341.2 - 18.9 \epsilon_r$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

【0022】上記した高周波伝送線路基板(1)によれば、使用周波数をF、前記誘電体基板の比誘電率をε_r、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、上記数1式を満たす前記各値が、±5%の範囲内で設定されているため、使用周波数Fに適した高周波伝送線路基板とすることができる。従って、高周波特性に優れ、かつ伝送特性にも優れたものとすることができる。

【0023】また本発明に係る高周波伝送線路基板

(2)は、誘電体基板の正面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、前記誘電体基板の正面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、使用周波数をFとするとき、前記誘電体基板の比誘電率ε_r、前記誘電体基板の厚みt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離Xが、下記数2式を満たすように設定される値を中心として、±5%の範囲内で設定されていることを特徴としている。

【0024】

【数2】 $F + f = M_0 + M_1 \cdot t$

但し、 $M_0 = a + b \cdot X$

$M_1 = c + d \cdot X$

$a = 341.2 - 18.9 \epsilon_r$

$b = -0.31 + 0.017 \epsilon_r$

$c = -0.3 + 0.02 \epsilon_r$

$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$

f：補助周波数。

【0025】また本発明に係る高周波伝送線路基板

(3)は、上記高周波伝送線路基板(2)において、補助周波数fが、-5GHz≤f≤5GHzの範囲内で設定されていることを特徴としている。

【0026】上記した高周波伝送線路基板(1)のように、上記数1式を満たすように、使用周波数F、前記誘電体基板の比誘電率ε_r、前記誘電体基板の厚みt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離Xが設定されただけでは、使用周波数Fに最適なものとすることはできない場合がある。

【0027】例えば、使用周波数Fを65GHzとし、比誘電率ε_rを7.7とし、厚みtを300μmとして、数1式より求められた距離Xが640μmとなつた場合について説明する。後述する図1及び図2に示した

高周波伝送線路基板において、比誘電率 ϵ_r が7.7であり、厚み t が300 μm の誘電体基板11を用い、信号線層13、16の中心線と各導体ビア19の中心を結ぶ直線との距離 X を640 μm として、シミュレーションを行うと、挿入損失 S_{21} の最も良くなる周波数が6.5GHzではなく、6.7GHzとなる結果が得られた(図4参照)。すなわち、2GHz程度の誤差があったことになる。

【0028】このように数1式を満たすように、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚み t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離 X を設定しただけでも、僅か2GHz程度の誤差であるので、使用周波数 F に十分適したものとすることはできるが、最適ではない。

【0029】上記した高周波伝送線路基板(2)又は(3)によれば、使用周波数を F 、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みを t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離を X とするとき、前記誤差を考慮に入れた上記数2式を満たす前記各値が、±5%の範囲内で設定されているため、使用周波数 F に最適な高周波伝送線路基板とことができる。従って、より一層高周波特性に優れ、かつ伝送特性に優れたものとすることができます。

【0030】また前記誤差については、後述するシミュレーション結果に基づいて、±5GHz程度(図4、図5参照)の範囲内に収まるものと考えられるため、上記した高周波伝送線路基板(3)のように、補助周波数 f を、-5GHz±5GHzの範囲内に設定することができる。

【0031】従って、 $F-5 \leq M_0 + M_1 + t \leq F+5$ を満たすように、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚み t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離 X を設定すれば、使用周波数 F に最適な高周波伝送線路基板を実現することができる。

【0032】また本発明に係る高周波パッケージは、上記高周波伝送線路基板(1)～(3)のいずれかを用いて構成されていることを特徴としている。上記した高周波パッケージによれば、使用周波数 F に適した高周波伝送線路基板を用いて構成されるため、高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを実現することができる。

【0033】

【発明の実施の形態】以下、本発明に係る高周波伝送線路基板、及び高周波パッケージの実施の形態を図面に基づいて説明する。図1は実施の形態(1)に係る高周波伝送線路基板を模式的に示した部分斜視図である。また図2は実施の形態(1)に係る高周波伝送線路基板の主要部を拡大して示した模式図であり、(a)は平面図、(b)は下面図、(c)は(a)におけるC-C線断面

図、(d)は(a)におけるD-D線断面図である。

【0034】誘電体基板11はアルミナセラミック等を用いて厚さが7.5の略直方体板形状に形成され、誘電体基板11の上面11aの所定箇所には、薄膜状の信号線層13が形成され、信号線層13の周囲にギャップを介してグランド層14が形成され、これらによりコプレナ線路12が構成されている。

【0035】他方、誘電体基板11の下面11bの所定箇所には、薄膜状の信号線層16が形成され、信号線層16の周囲にギャップを介してグランド層17が形成され、これらによりコプレナ線路15が構成されている。

【0036】信号線層13の端部13aには導体ビア18の上端部が接続され、導体ビア18の下端部は信号線層16の端部16aに接続されている(図2(c))。また信号線層13、16を挟むその両側には、グランド層14とグランド層17とを接続する導体ビア19が形成されている。

【0037】また各導体ビア19の中心を結ぶ直線(以下、導体ビア19の中心結線と記す)と信号線層13、16の中心線との距離は X に設定されている。なおこの距離 X は、使用周波数を F とし、誘電体基板11の比誘電率を ϵ_r とし、誘電体基板11の厚みを t とした場合に、後述する数3式を満たすように設定される。なお、このとき下記数3式から求められる距離 X の±5%の距離で導体ビア19を設ければ良い。

【0038】図1及び図2に示した高周波伝送線路基板において、比誘電率 ϵ_r が7.7の誘電体基板11を用いた場合での挿入損失 S_{21} が最も良くなる周波数 F_{max} と誘電体基板11の厚み t との関係を図3に示す。図中の直線 $L_1 \sim L_3$ はそれぞれ順に、信号線層13、16の中心線と導体ビア19の中心結線との距離 X を600 μm 、650 μm 、700 μm としたものである。

【0039】本発明者は、図3に示したこれら直線 $L_1 \sim L_3$ を解析することにより、周波数 F_{max} と、誘電体基板11の比誘電率 ϵ_r と、誘電体基板の厚み t と、信号線層13、16の中心線と導体ビア19の中心結線との距離 X との関係を示す下記数3式を導き出した。

【0040】

【数3】 $F_{max} = M_0 + M_1 + t$

但し、 $M_0 = a + bX$

$M_1 = c + dX$

$a = 341.2 - 18.9\epsilon_r$

$b = -0.31 + 0.017\epsilon_r$

$c = -0.3 + 0.02\epsilon_r$

$d = 0.00031 - 2.1 \times 10^{-6}\epsilon_r$

【0041】上記実施の形態(1)に係る高周波伝送線路基板によれば、使用周波数を F 、誘電体基板11の比誘電率を ϵ_r 、誘電体基板11の厚みを t 、及び信号線層13、16の中心線と導体ビア19の中心結線との距離を X とするとき、上記数3式を満たす前記各値が、±

5%の範囲内で設定されているため、使用周波数Fに適した高周波伝送線路基板とすることができる。従って、高周波特性に優れ、かつ伝送特性にも優れたものとすることができる。

【0042】また、ここでは使用周波数をFとし、誘電体基板11の比誘電率を ϵ_r とし、誘電体基板11の厚みをtとして、上記数3式を用いて、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるようにしているが、別の実施の形態では、使用周波数をFとし、誘電体基板11の比誘電率を ϵ_r とし、信号線層13、16の中心線と導体ビア19の中心結線との距離をXとして、上記数3式を用いて、誘電体基板11の厚みtを求めるようにしても良く、またこれと同様にして、使用周波数Fや、誘電体基板11の比誘電率 ϵ_r

を求めて良い。

【0043】また、上記実施の形態に係る高周波伝送線路基板を用いて、高周波パッケージを構成することによって、高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを実現することができる。

【0044】

【実施例】以下、実施例に係る高周波伝送線路基板を用い、以下の条件で伝送特性（挿入損失 S_{21} ）を調査した結果等について説明する。実施例1、2に係る高周波伝送線路基板の使用周波数F、誘電体基板11の比誘電率 ϵ_r 、誘電体基板11の厚みtをそれぞれ下記の表1に示した。

【表1】

	使用周波数F	比誘電率 ϵ_r	厚みt
実施例1	65GHz	7.7	300μm
実施例2	60GHz	8.9	300μm

【0045】●実施例1

上記数3式を用いて、以下の条件で信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるに、距離X=640μmとなった。図1及び図2に示した高周波伝送線路基板において、誘電体基板11の比誘電率 ϵ_r を7.7とし、誘電体基板11の厚みtを300μmとし、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを640μmとしてシミュレーションを行い、解析した結果、図4に示す伝送特性（挿入損失 S_{21} ）が得られた。図4から明らかなように、使用周波数F(65GHz)において、挿入損失 S_{21} が約-0.4dBという優れた伝送特性を有していることが分かる。

【0046】●実施例2

上記数3式を用いて、以下の条件で信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるに、距離X=630μmとなった。図1及び図2に示した高周波伝送線路基板において、誘電体基板11の比誘電率 ϵ_r を8.9とし、誘電体基板11の厚みtを300μmとし、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを630μmとしてシミュレーションを行い、解析した結果、図5に示す伝送特性（挿入損失 S_{21} ）が得られた。図5から明らかなように、使用周波数F(60GHz)において、挿入損失 S_{21} が約

-0.4dBという優れた伝送特性を有していることが分かる。

【0047】ところで図4から明らかなように、実施例1に係る高周波伝送線路基板において最も適した使用周波数Fは、65GHz（挿入損失 $S_{21}=-0.4$ dB）ではなく、67GHz（ $S_{21}=-0.3$ dB）であり、また図5から明らかなように、実施例2に係る高周波伝送線路基板において最も適した使用周波数Fは、60GHz（ $S_{21}=-0.4$ dB）ではなく、62GHz（ $S_{21}=-0.2$ dB）であることが分かる。換言するならば、図4、図5から使用周波数Fが65GHz、60GHzに最適な高周波伝送線路基板は、実施例1、2に係る高周波伝送線路基板ではないことが分かる。

【0048】しかしながら、両者共に2GHz程度の僅かな誤差（すなわち、5GHz程度の範囲内に十分収まる僅かな誤差）であるため、実施例1、2に係る高周波伝送線路基板は、使用周波数Fが65GHz、60GHzそれぞれの場合に十分適したものになつていると判断することができる。

【0049】次に実施例3～8に係る高周波伝送線路基板の使用周波数F、誘電体基板11の比誘電率 ϵ_r 、誘電体基板11の厚みtをそれぞれ下記の表2に示した。

【表2】

	使用周波数 F	比誘電率 ϵ_r	厚み t
実施例 3	60 GHz	7.7	300 μm
実施例 4	62 GHz	7.7	300 μm
実施例 5	64 GHz	7.7	300 μm
実施例 6	66 GHz	7.7	300 μm
実施例 7	68 GHz	7.7	300 μm
実施例 8	70 GHz	7.7	300 μm

※使用周波数 F は、65 GHz を基準として ± 5 GHz となる範囲、すなわち 60 ~ 70 GHz の範囲に設定している。

【0050】●実施例 3 ~ 8

上記数式を用いて、以下の条件で信号線層 13、16 の中心線と導体ビア 19 の中心結線との距離 X を求めると、下記表 3 に示すようになった。

【表 3】

	距離 X
実施例 3	約 680 μm
実施例 4	約 660 μm
実施例 5	約 650 μm
実施例 6	約 630 μm
実施例 7	約 620 μm
実施例 8	約 600 μm

【0051】図 1 及び図 2 に示した高周波伝送線路基板において、誘電体基板 11 の比誘電率 ϵ_r を 7.7 とし、誘電体基板 11 の厚み t を 300 μm とし、信号線層 13、16 の中心線と導体ビア 19 の中心結線との距離 X を 680、660、650、630、620、600 μm としてシミュレーションを行い、解析した結果、図 6 に示す伝送特性（挿入損失 S_{21} ）が得られた。図 6 から明らかなように、使用周波数 F (65 GHz) に最

も適した高周波伝送線路基板は、実施例 5 に係る高周波伝送線路基板であることが分かる。

【図面の簡単な説明】

【図 1】本発明の実施の形態に係る高周波伝送線路基板を模式的に示した部分斜視図である。

【図 2】実施の形態に係る高周波伝送線路基板の主要部を拡大して示した模式図であり、(a) は平面図、(b) は下面図、(c) は (a) における C-C 線断面図、(d) は (a) における D-D 線断面図である。

【図 3】挿入損失が最も良くなる周波数と誘電体基板の厚みとの関係を示したグラフである。

【図 4】実施例 1 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 5】実施例 2 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 6】実施例 5、6、8 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 7】従来の高周波パッケージを示した模式図であり、(a) は側面断面図、(b) は (a) における B-B 線断面部分の斜視図である。

【図 8】従来の別の高周波パッケージの主要部を模式的に示した斜視図である。

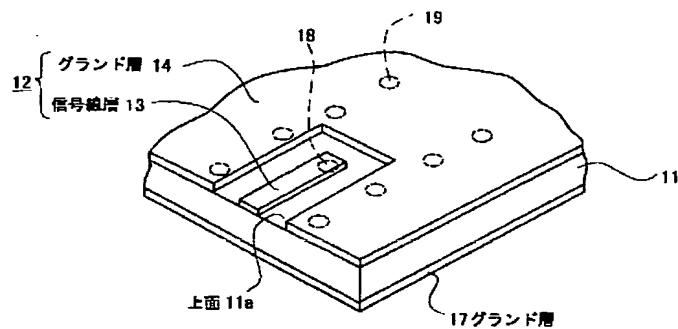
【図 9】従来のさらに別の高周波パッケージを示した模式図であり、(a) は部分破断平面図、(b) は (a) における B-B 線断面図、(c) は下面図である。

【図 10】図 9 (a) の要部を模式的に示した部分拡大斜視図である。

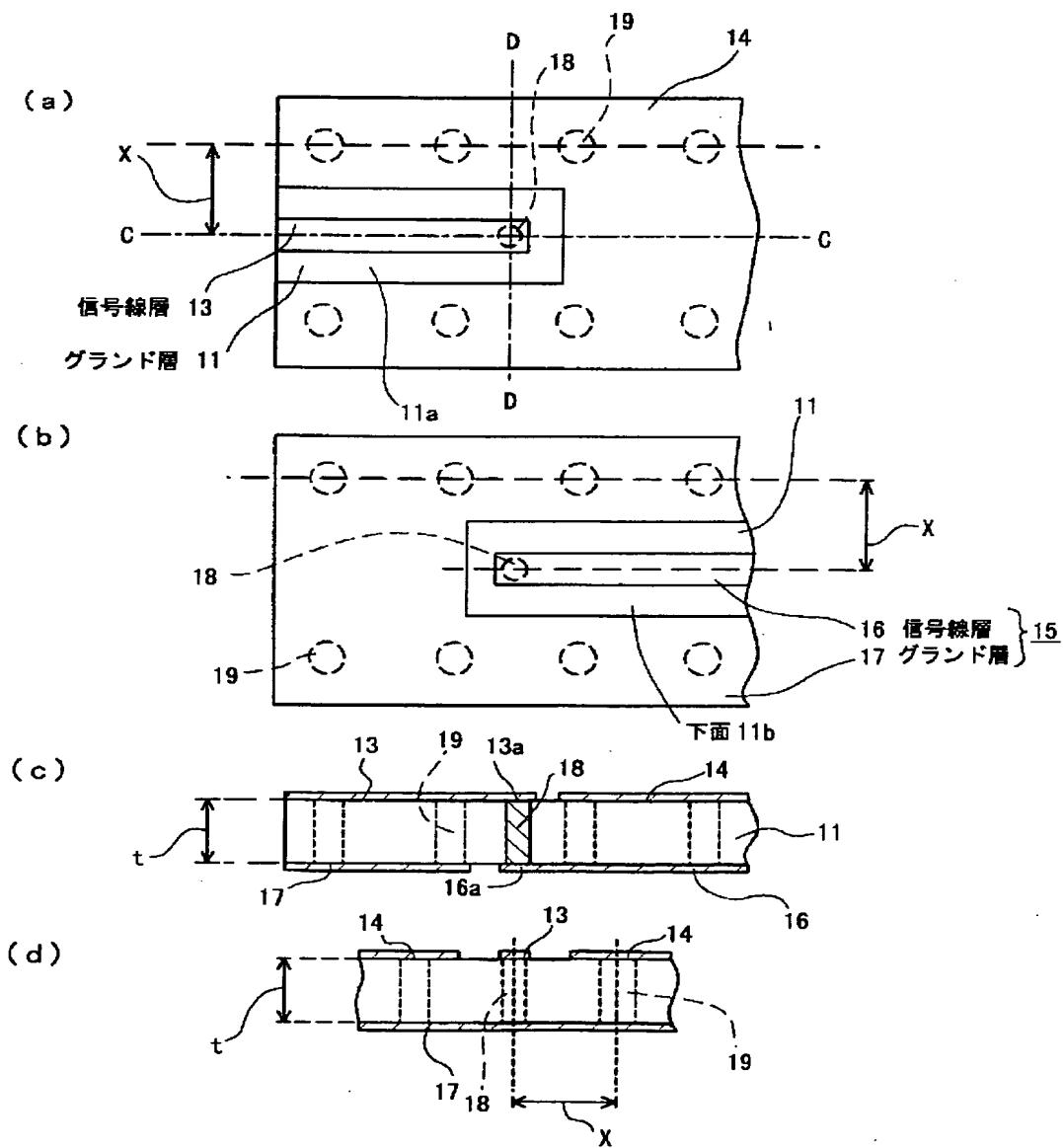
【符号の説明】

- 11 誘電体基板
- 12、15 コフレナ線路
- 13、16 信号線層
- 14、17 グランド層
- 18、19 導体ビア

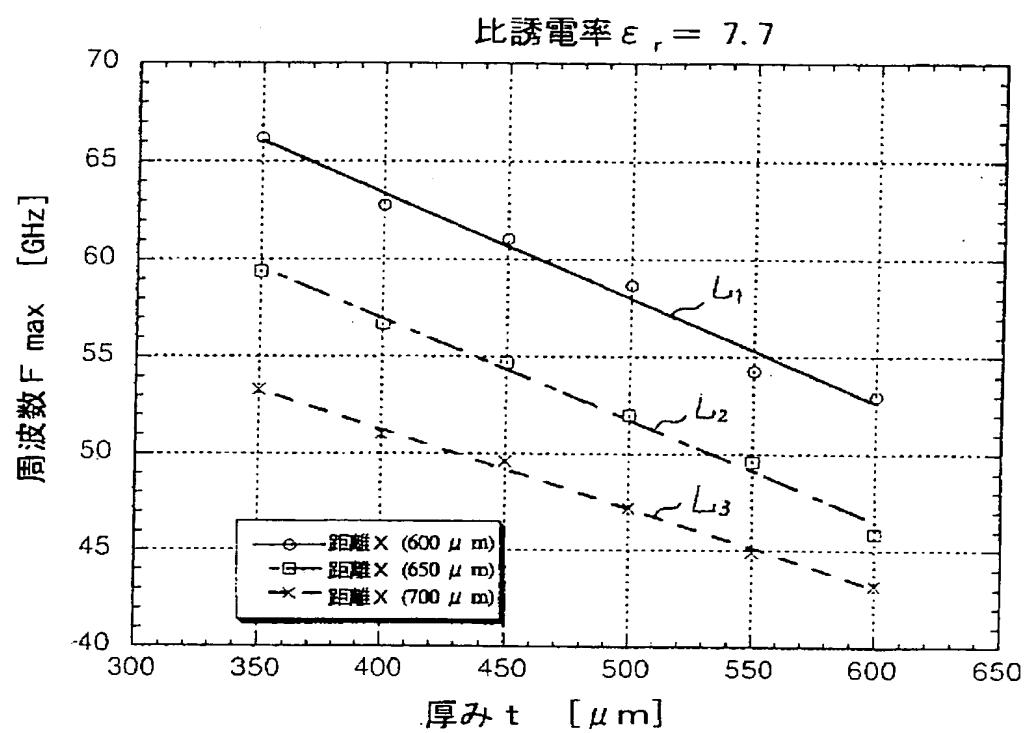
【図1】



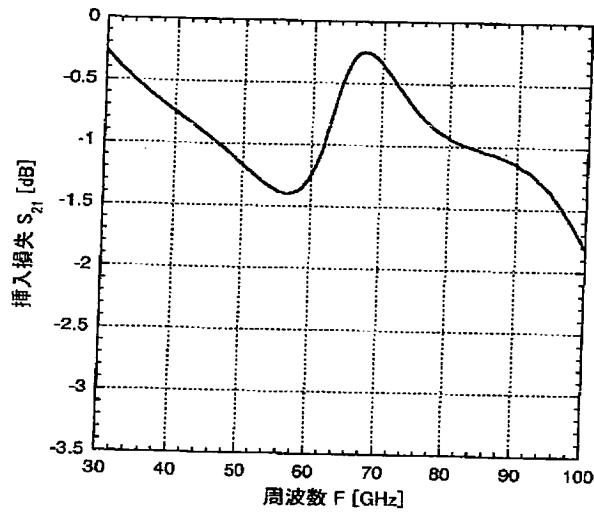
【図2】



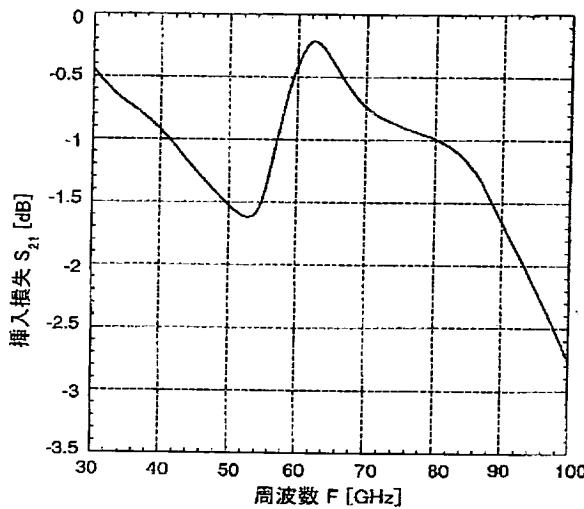
【図3】



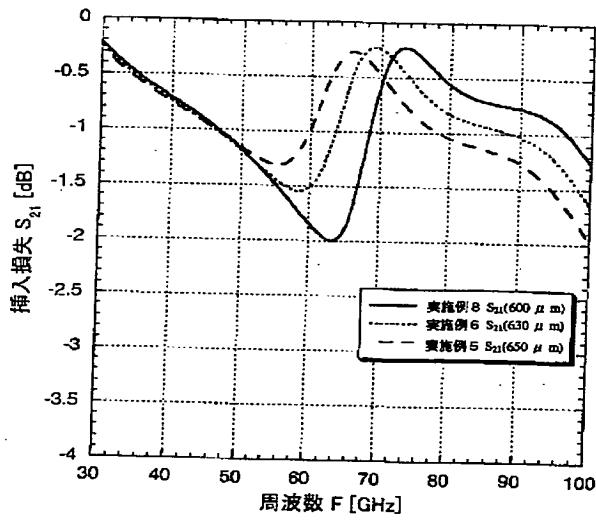
【図4】



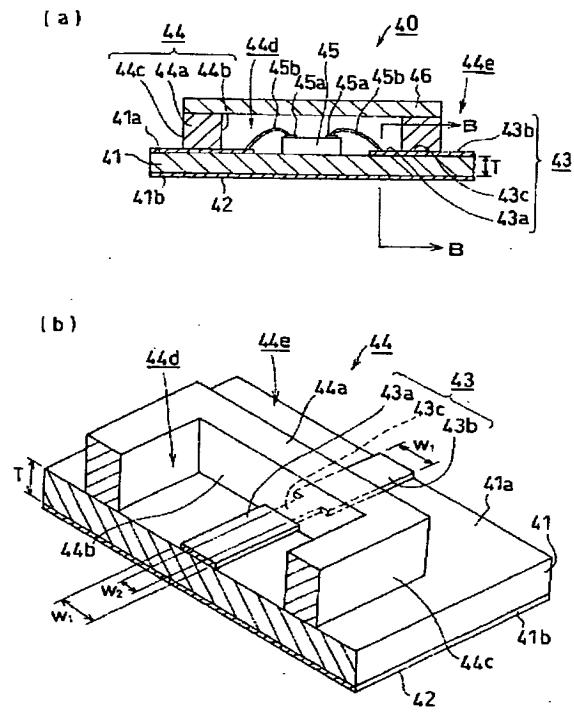
【图5】



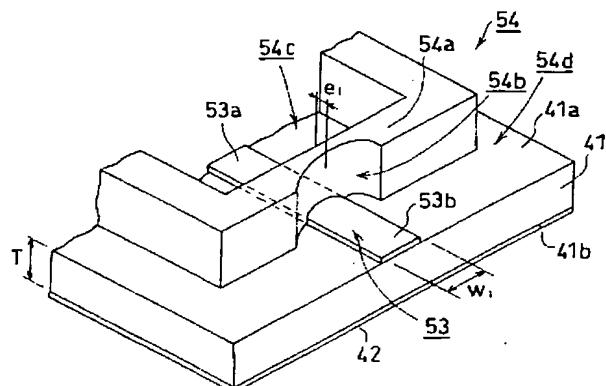
【図6】



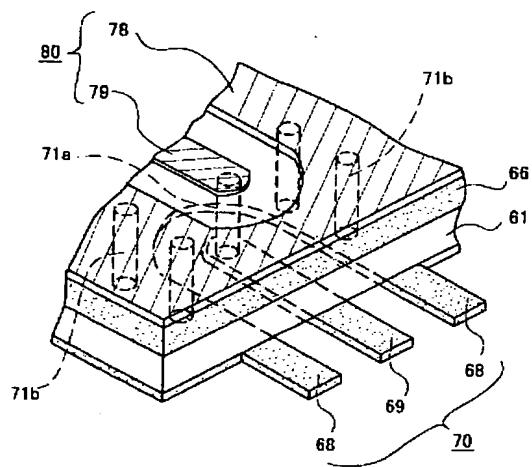
【図7】



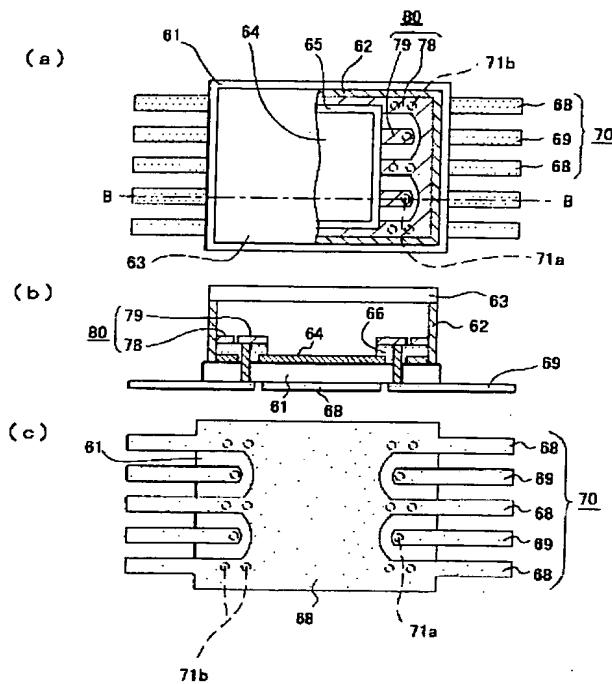
【図8】

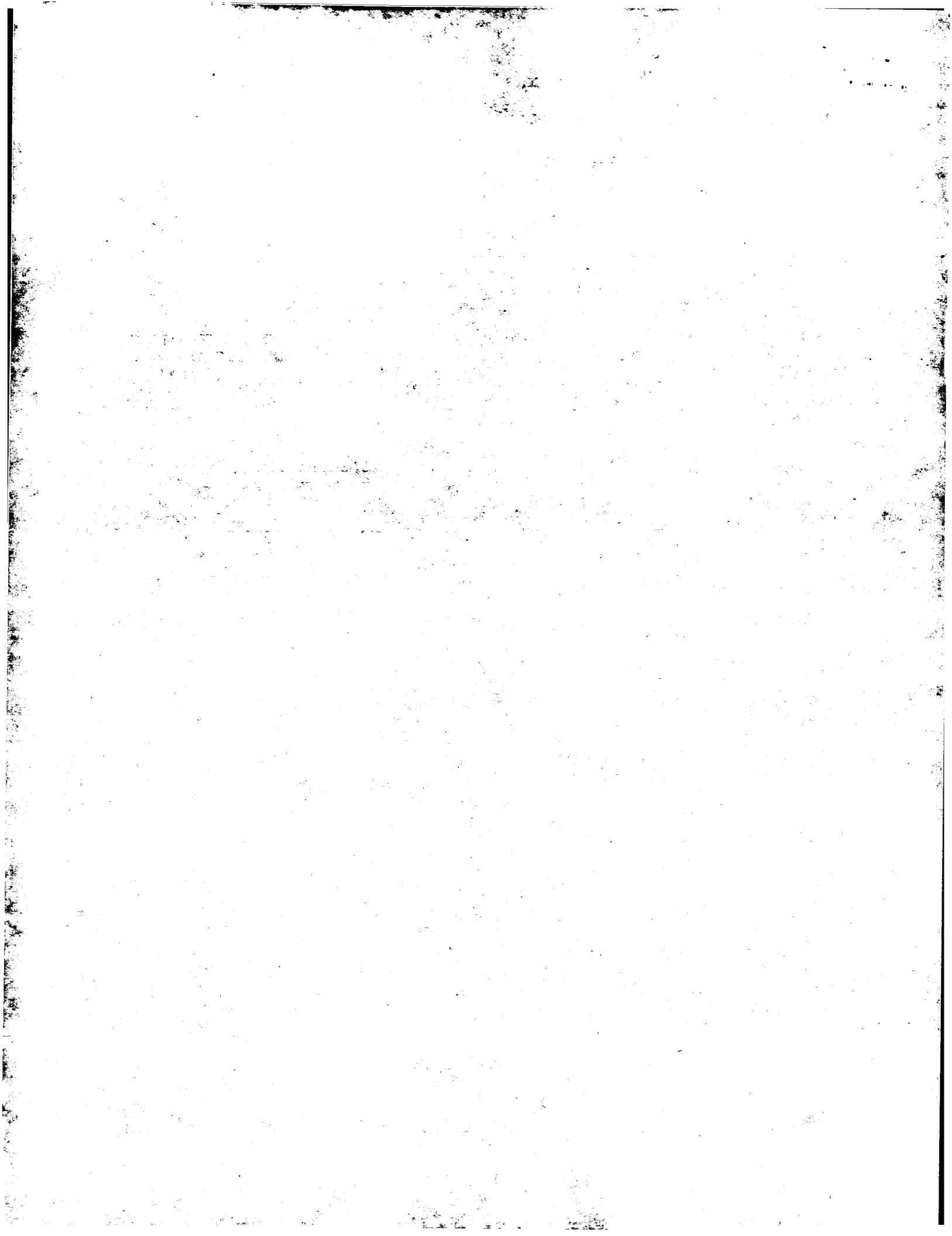


【図10】



【図9】





EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2001298306
 PUBLICATION DATE : 26-10-01

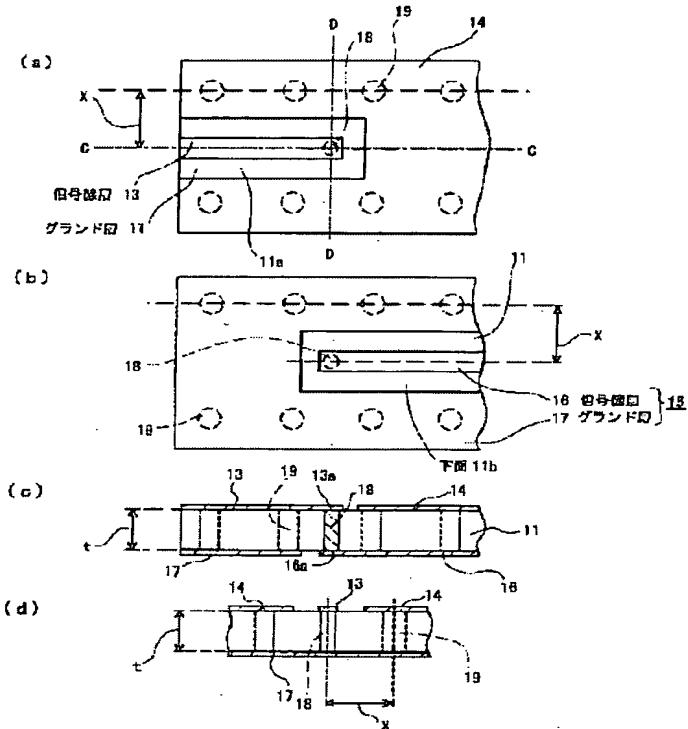
APPLICATION DATE : 14-04-00
 APPLICATION NUMBER : 2000113659

APPLICANT : SUMITOMO METAL ELECTRONICS
 DEVICES INC;

INVENTOR : TSUKIYAMA YOSHIO;

INT.CL. : H01P 3/08 H01L 23/12 H01P 1/04
 H01P 3/02

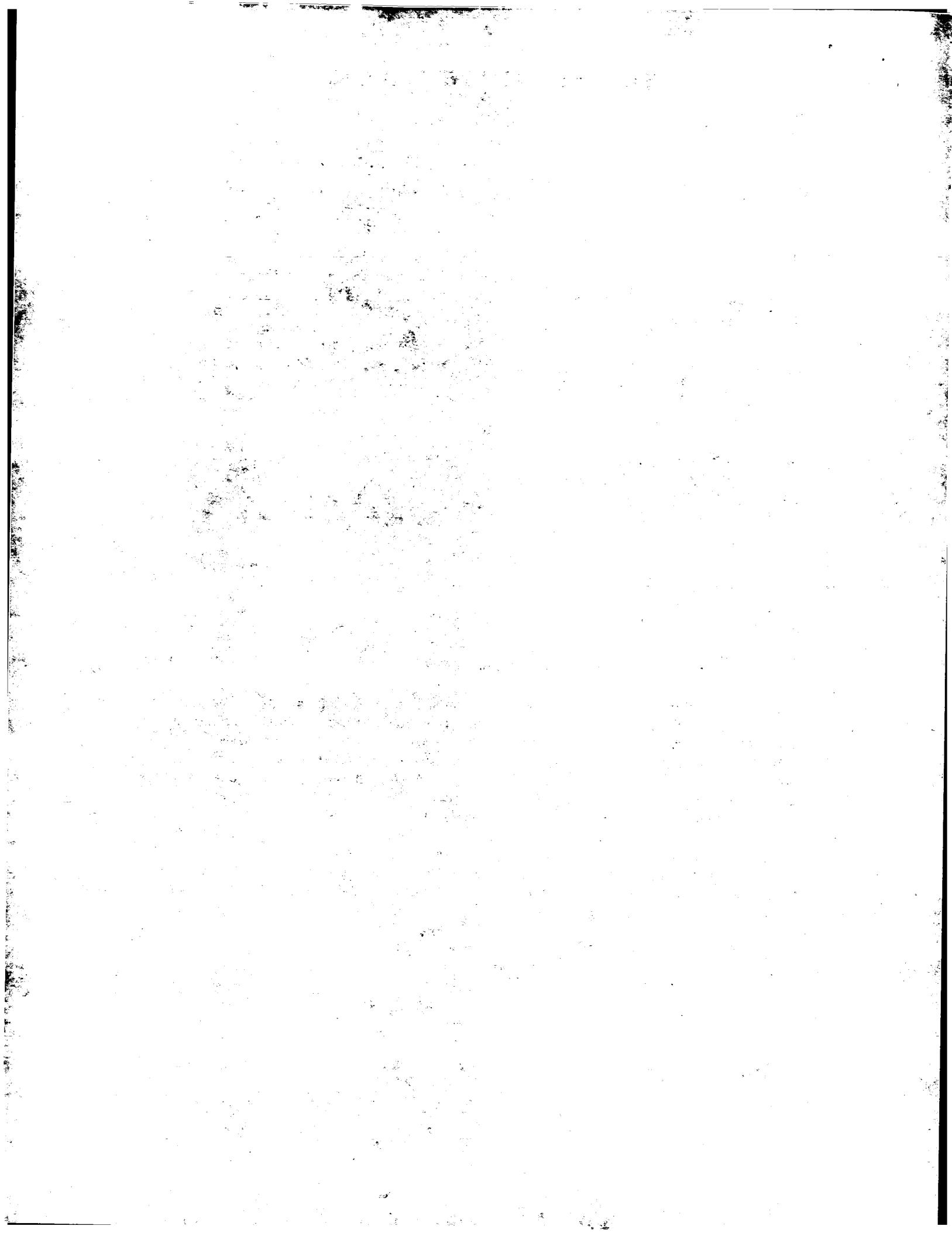
TITLE : HIGH FREQUENCY TRANSMISSION
 LINE SUBSTRATE AND HIGH
 FREQUENCY PACKAGE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a high frequency transmission line substrate with which a high frequency package having improved high frequency characteristics as well as improved transmission characteristics is configured.

SOLUTION: In the high frequency transmission line substrate, a signal line layer 13 and a ground layer 14 are provided on an upper surface 11a of a dielectric substrate 11, a signal line layer 16 and a ground layer 17 are provided on a lower surface 11b of the dielectric substrate 11, and plural conductor vias 19 are formed for connecting the ground layers 14 and 17 on both sides of the signal line layers 13 and 16. When a frequency to be used is defined as F, the dielectric constant of the dielectric substrate 11 is defined as ϵ_r , the thickness of the dielectric substrate 11 is defined as (t) and a distance between the centerlines of the signal line layers 13 and 16 and a straight line connecting the centers of the respective conductive vias 19 is defined as X, within the range of $\pm 5\%$, respective values are set so as to satisfy the following relations of $F=M_0+M_1t$ on the conditions of $M_0=a+bX$ and $M_1=c+dX$, $a=341.2-18.9\epsilon_r$, $b=-0.31+0.17\epsilon_r$, $c=-0.3+0.02\epsilon_r$ and $d=0.00031-2.1\times 10^{-5}\epsilon_r$.

COPYRIGHT: (C)2001,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-298306

(P2001-298306A)

(43)公開日 平成13年10月26日 (2001.10.26)

(51)Int.Cl.⁷

識別記号

F I

テ-マコ-⁷ (参考)

H 01 P 3/08

H 01 P 3/08

5 J 01 1

H 01 L 23/12

3 0 1

H 01 L 23/12

3 0 1 Z 5 J 01 4

H 01 P 1/04

3/02

H 01 P 1/04

3/02

審査請求 未請求 請求項の数4 ○L (全11頁)

(21)出願番号 特願2000-113659(P2000-113659)

(22)出願日 平成12年4月14日 (2000.4.14)

(71)出願人 391039896

株式会社住友金属エレクトロデバイス
山口県美祢市大嶽町東分字岩倉2701番1

(72)発明者 新屋 善久

兵庫県尼崎市扶桑町1番8号 住友金属工業株式会社エレクトロニクス基盤研究部内

(72)発明者 築山 良男

兵庫県尼崎市扶桑町1番8号 住友金属工業株式会社エレクトロニクス基盤研究部内

(74)代理人 100096080

弁理士 井内 龍二

Fターム(参考) 5J011 DA11

5J014 CA42

(54)【発明の名称】 高周波伝送線路基板、及び高周波パッケージ

(57)【要約】

【課題】 高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを構成することができる高周波伝送線路基板を提供すること。

【解決手段】 誘電体基板11の上面11aに信号線層13とグランド層14とを備え、誘電体基板11の下面11bには信号線層16とグランド層17とを備え、信号線層13、16を挟んで、その両側にグランド層14とグランド層17とを接続する複数個の導体ビア19が形成された高周波伝送線路基板であって、使用周波数をF、誘電体基板11の比誘電率をε_r、誘電体基板11の厚みをt、及び信号線層13、16の中心線と各導体ビア19の中心を結ぶ直線との距離をXとするとき、下記関係を満たす各値を、±5%の範囲内で設定する。

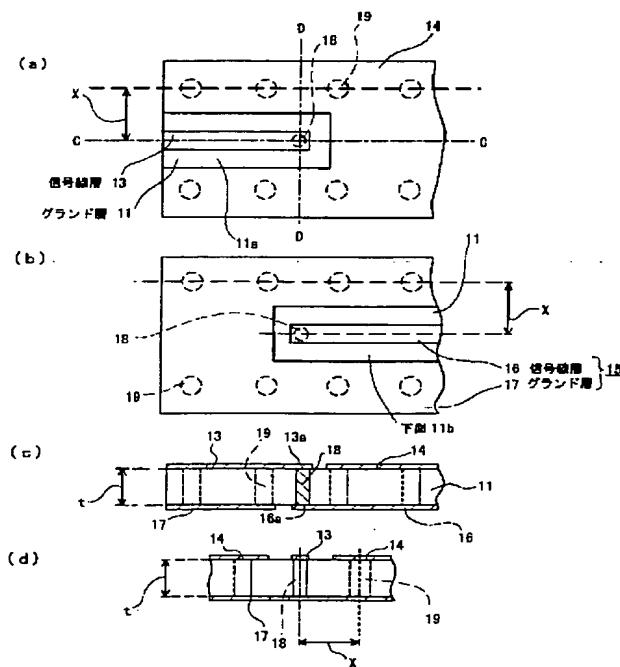
$$F = M_0 + M_1 t \quad \text{但し、} M_0 = a + b X, M_1 = c + d X,$$

$$a = 341, 2 - 18, 9 \epsilon_r, b = -0, 31 + 0,$$

$$0,17 \epsilon_r,$$

$$c = -0, 3 + 0, 02 \epsilon_r, d = 0, 00031 -$$

$$2, 1 \times 10^{-5} \epsilon_r$$



【特許請求の範囲】

【請求項1】 誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、

前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、

前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、

使用周波数をF、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、

$$F = M_0 + M_1 t$$

但し、 $M_0 = a + b X$

$$M_1 = c + d X$$

$$a = 341.2 - 18.9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

の関係を満たす前記各値が、 $\pm 5\%$ の範囲内で設定されていることを特徴とする高周波伝送線路基板。

【請求項2】 誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、

前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、

前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、

使用周波数をF、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、

$$F + f = M_0 + M_1 t$$

但し、 $M_0 = a + b X$

$$M_1 = c + d X$$

$$a = 341.2 - 18.9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

f：補助周波数

の関係を満たす前記各値が、 $\pm 5\%$ の範囲内で設定されていることを特徴とする高周波伝送線路基板。

【請求項3】 補助周波数fが、 $-5 \text{ GHz} \leq f \leq 5 \text{ GHz}$ の範囲内で設定されていることを特徴とする請求項

2記載の高周波伝送線路基板。

【請求項4】 請求項1～3のいずれかの項に係る高周波伝送線路基板を用いて構成されていることを特徴とする高周波パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波伝送線路基板、及び高周波パッケージに関し、より詳細には、高周波信号を利用する半導体素子が搭載され、その周辺に高周波回路が形成された高周波伝送線路基板、及び該高周波伝送線路基板を用いて構成される高周波パッケージに関する。

【0002】

【従来の技術】高周波パッケージは誘電体基板上に形成された半導体素子実装領域及びその周辺部の高周波回路を環状枠体及びこの環状枠体上に接合される蓋体で気密封止することにより構成されており、高周波信号は前記枠体の下面を貫通する信号線層を介して入出力されるようになっている。

【0003】図7は従来のこの種高周波パッケージを示した模式図であり、(a)は側面断面図、(b)は

(a)におけるB-B線断面部分の斜視図である。誘電体基板41は厚さTの略直方体板形状に形成されており、誘電体基板41の下面41bにはグランド層42が形成される一方、誘電体基板41の上面41aの所定箇所には、環状の誘電体製の枠体44が形成されている。枠体44の内側領域44dにおける誘電体基板上面41aの所定箇所には、幅がw1の薄膜状の回路部43aが複数個形成される一方、枠体44を挟んで回路部43aと対向する外側には、これと同様(幅がw1)のリード部43bがそれぞれ形成されている。回路部43aの一端部とリード部43bの一端部とは幅がw2の導体部43cを介して接続されており、この導体部43cは枠体44の壁部44a内に埋設されている。これら回路部43a、リード部43b、導体部43cを含んで信号線層43が構成されている。

【0004】また導体部43cとこの近傍の壁部44aとを含んで構成される回路の特性インピーダンスを、回路部43a、リード部43bのそれと同等にするため、導体部43cの幅w2は回路部43a及びリード部43bの幅w1よりも小さい値に設定されている。そして信号線層43における反射損失を抑えて伝送損失を小さくするために、回路部43a、リード部43b、導体部43cにおける各特性インピーダンスの整合が図られている。

【0005】誘電体基板上面41aにおける枠体内側領域44dの略中央部には半導体素子45が実装されるようになっており、半導体素子45のパッド45aと回路部43aの他端部とはボンディングワイヤ45bを介して接続されるようになっている。枠体44の上面には蓋

体46が接合（ハーメチックシール）されるようになってしまい、この蓋体46により誘電体基板41上の枠体内側領域44dが気密・封止されるようになっている。これら誘電体基板41、グランド層42、信号線層43、枠体44、蓋体46等を含んでマイクロストリップラインタイプの高周波パッケージ40が構成されている。

【0006】高周波信号（図示せず）は、信号線層43のリード部43bより導体部43c、回路部43a等を介して半導体素子45に入力される一方、半導体素子45より出力された高周波信号は、信号線層43の回路部43a、導体部43c等を介してリード部43bより出力されるようになっている。しかしながらこのように構成された高周波パッケージ40では、導体部43cの幅 w_1 が狭くなってしまい、この寸法精度を確保することが難しく、また抵抗が大きくなり、伝送損失が増大しやすい。また製造する際、導体部43cの両端部と壁部44aの内外面44b、44cとを正確に位置合わせすることが難しいという課題があった。

【0007】この課題に対処するため、信号線層が埋設される枠体部分を薄く形成したものが提案されている。図8は従来のこの種高周波パッケージの主要部を模式的に示した斜視図であり、図中41、42は図7に示したものと同様の誘電体基板、グランド層を示している。誘電体基板41の上面41aの所定箇所には環状をした誘電体製の枠体54が形成され、枠体54の所定箇所には凹部54bが形成されている。一方、誘電体基板41の上面41aの所定箇所には幅が w_1 の薄膜状の信号線層53が形成されている。この信号線層53の一端部53a側は枠体54の内側領域54cに形成され、信号線層53の他端部53b側は枠体54の外側領域54dに形成されており、信号線層53の略中央部は凹部54bの近傍内に埋設されている。

【0008】その他の構成は図7に示したものと略同様であるのでここではその構成の詳細な説明は省略することとする。これら誘電体基板41、グランド層42、信号線層53、枠体54等を含んで高周波パッケージが構成されている。そして高周波信号は、他端部53b側より信号線層53等を介して半導体素子45（図7）に入力される一方、半導体素子45より出力された高周波信号は、信号線層53等を介して他端部53b側より出力されるようになっている。

【0009】しかしながらこのように構成された高周波パッケージでは、凹部54bの厚さ e_1 を薄く設定する必要があり、製造が難しく、また凹部54bにおいて強度的に特に弱くなるという課題があった。また図7、図8に示したマイクロストリップラインタイプの高周波パッケージでは、半導体素子45がミリ波や準ミリ波のようなより高周波数帯域の信号を処理するものである場合、半導体素子45と信号線層43、53との接続損失や、信号線層43、53における放射損失が大きくなり

易いという課題があった。

【0010】この課題に対処するため、近年、誘電体基板の一主面側に信号線層及びグランド層が形成され、これら之上に半導体素子45がフリップチップ実装される、いわゆるコプレナ・ウェーブガイドタイプの高周波パッケージが提案されている。

【0011】図9は従来のこの種高周波パッケージの要部を示した模式図であり（特開平4-336702号公報）、（a）はパッケージの内部及び外部を示す部分破断平面図、（b）は（a）におけるB-B線断面図、（c）は下面図である。また図10は図9に示した高周波パッケージの要部を示す部分拡大斜視図である。図中61はセラミック等からなるパッケージ基板を示しており、パッケージ基板61の上面の所定箇所には、環状の誘電体製の枠体62が形成され、枠体62の上面には蓋体63が接合されるようになっている。

【0012】またパッケージ基板61の上面には、メタライズ65を施したダイボンディング領域64や誘電体基板66が形成されている。誘電体基板66の上面には、金属薄膜からなるパッケージ内部のグランド層78と、所定の線路幅及びグランド層78と所定間隔を有する金属薄膜からなる信号線層79とが形成され、これらグランド層78と信号線層79とを含んで、高周波伝送線路として動作する内部コプレナ線路80が構成されている。またパッケージ基板61の下面には、グランド層68と信号線層69とが形成され、これらグランド層68と信号線層69とを含んで、外部コプレナ線路70が構成されている。

【0013】このように図9、図10に示した高周波パッケージにおける内部高周波伝送線路は、信号線層79の両側及び誘電体基板66を挟んで裏側にグランド層78、68が形成された線路構造、いわゆるグランデッド・コプレナ線路構造となっている。また内部コプレナ線路80を構成する信号線層79、グランド層78と、外部コプレナ線路70を構成する信号線層69、グランド層68とは、金属からなる複数の導体ビア71a、71bを介して接続されている。

【0014】このように構成された高周波パッケージでは、グランデッド・コプレナ線路構造になっているため、内部側信号線層79の線路幅を半導体素子の線路幅に適合させることができ、パッケージと半導体素子との接続部における高周波的な不整合が解消され、損失を低く抑えること、定在波比（線路を流れる信号の最大電圧と最小電圧との比）を下げる事が可能になるとしている。

【0015】また内部側の信号線層79、グランド層78と、外部側の信号線層69、グランド層68との接続を、複数の導体ビア71a、71bを介して行うため、高周波的な不整合を少なくすることや、アイソレーションを高めることができるとしている。

【0016】

【発明が解決しようとする課題】高周波特性に優れたパッケージを製造するにあたっては、製造条件が重要になってくる。またこの製造条件については、使用周波数帯域によって変わってくるものであるため、高周波パッケージは使用周波数帯域に合わせた構成にする必要がある。

【0017】ところが、図9、図10に示した高周波パッケージにおいては、使用周波数帯域を考慮した構成になっておらず、また導体ビア71bの位置や誘電体基板66の厚みについての考慮が何らされていないため、例えば、挿入損失S₁₁については-1.0dB程度に抑えられるのが限界であった。

【0018】本発明は上記課題に鑑みなされたものであって、高周波特性に優れ、かつ伝送特性にも優れた高周波伝送線路基板、及び該高周波伝送線路基板を用いて構成される高周波パッケージを提供することを目的としている。

【0019】

【課題を解決するための手段及びその効果】上記したように、従来の高周波パッケージにおいては、使用周波数帯域に適したパッケージとすることができなかった。そこで本発明者は、内部コフレナ線路80と外部コフレナ線路70との距離や、内部側のグランド層78と外部側のグランド層68とを接続するための導体ビア71bと信号線層69、79との距離に着目し、これら距離を調整することによって、使用周波数帯域に適したパッケージを製造することができることを見い出し、本発明を完成するに至った。

【0020】上記目的を達成するために本発明に係る高周波伝送線路基板(1)は、誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア71bと信号線層69、79との距離に着目し、これら距離を調整することによって、使用周波数帯域に適したパッケージを製造することができることを見い出し、本発明を完成するに至った。

【0021】

【数1】 $F = M_0 + M_1 t$

但し、 $M_0 = a + b X$

$M_1 = c + d X$

$a = 341.2 - 18.9 \epsilon_r$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

【0022】上記した高周波伝送線路基板(1)によれば、使用周波数をF、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みをt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離をXとするとき、上記数1式を満たす前記各値が、 $\pm 5\%$ の範囲内で設定されているため、使用周波数Fに適した高周波伝送線路基板とができる。従って、高周波特性に優れ、かつ伝送特性にも優れたものとができる。

【0023】また本発明に係る高周波伝送線路基板(2)は、誘電体基板の一主面側に第1の信号線層と、該第1の信号線層の周囲にギャップを介して形成された第1のグランド層とを備え、前記誘電体基板の他主面側には第2の信号線層と、該第2の信号線層の周囲にギャップを介して形成された第2のグランド層とを備え、前記第1の信号線層の一端部と前記第2の信号線層の一端部とを接続する導体ビア、及び前記第1及び第2の信号線層を挟んで、その両側に前記第1のグランド層と前記第2のグランド層とを接続する複数個の導体ビアが形成された高周波伝送線路基板であって、使用周波数をFとするとき、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚みt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離Xが、下記数2式を満たすように設定される値を中心として、 $\pm 5\%$ の範囲内で設定されていることを特徴としている。

【0024】

【数2】 $F + f = M_0 + M_1 t$

但し、 $M_0 = a + b X$

$M_1 = c + d X$

$$a = 341.2 - 18.9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-5} \epsilon_r$$

f : 補助周波数。

【0025】また本発明に係る高周波伝送線路基板

(3)は、上記高周波伝送線路基板(2)において、補助周波数fが、-5GHz $\leq f \leq 5$ GHzの範囲内で設定されていることを特徴としている。

【0026】上記した高周波伝送線路基板(1)のように、上記数1式を満たすように、使用周波数F、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚みt、及び前記第1及び第2の信号線層から前記導体ビアまでの距離Xが設定されただけでは、使用周波数Fに最適なものとすることはできない場合がある。

【0027】例えば、使用周波数Fを65GHzとし、比誘電率 ϵ_r を7.7とし、厚みtを300 μ mとして、数1式より求められた距離Xが640 μ mとなつた場合について説明する。後述する図1及び図2に示した

高周波伝送線路基板において、比誘電率 ϵ_r が7.7であり、厚み t が300 μm の誘電体基板11を用い、信号線層13、16の中心線と各導体ビア19の中心を結ぶ直線との距離 X を640 μm として、シミュレーションを行うと、挿入損失 S_{21} の最も良くなる周波数が6.5GHzではなく、6.7GHzとなる結果が得られた(図4参照)。すなわち、2GHz程度の誤差があったことになる。

【0028】このように数1式を満たすように、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚み t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離 X を設定しただけでも、僅か2GHz程度の誤差であるので、使用周波数 F に十分適したものとすることはできるが、最適ではない。

【0029】上記した高周波伝送線路基板(2)又は(3)によれば、使用周波数を F 、前記誘電体基板の比誘電率を ϵ_r 、前記誘電体基板の厚みを t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離を X とするとき、前記誤差を考慮に入れた上記数2式を満たす前記各値が、±5%の範囲内で設定されているため、使用周波数 F に最適な高周波伝送線路基板とすることはできる。従って、より一層高周波特性に優れ、かつ伝送特性に優れたものとすることはできる。

【0030】また前記誤差については、後述するシミュレーション結果に基づいて、±5GHz程度(図4、図5参照)の範囲内に収まるものと考えられるため、上記した高周波伝送線路基板(3)のように、補助周波数 ω を、-5GHz±±5GHzの範囲内に設定することができる。

【0031】従って、 $F - 5 \leq M_0 + M_1 t \leq F + 5$ を満たすように、前記誘電体基板の比誘電率 ϵ_r 、前記誘電体基板の厚み t 、及び前記第1及び第2の信号線層から前記導体ビアまでの距離 X を設定すれば、使用周波数 F に最適な高周波伝送線路基板を実現することができる。

【0032】また本発明に係る高周波パッケージは、上記高周波伝送線路基板(1)～(3)のいずれかを用いて構成されていることを特徴としている。上記した高周波パッケージによれば、使用周波数 F に適した高周波伝送線路基板を用いて構成されるため、高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを実現することができる。

【0033】

【発明の実施の形態】以下、本発明に係る高周波伝送線路基板、及び高周波パッケージの実施の形態を図面に基づいて説明する。図1は実施の形態(1)に係る高周波伝送線路基板を模式的に示した部分斜視図である。また図2は実施の形態(1)に係る高周波伝送線路基板の主要部を拡大して示した模式図であり、(a)は平面図、(b)は下面図、(c)は(a)におけるC-C線断面

図、(d)は(a)におけるD-D線断面図である。

【0034】誘電体基板11はアルミナセラミック等を用いて厚さが7.0の略直方体板形状に形成され、誘電体基板11の上面11aの所定箇所には、薄膜状の信号線層13が形成され、信号線層13の周囲にギャップを介してグランド層14が形成され、これらによりコプレナ線路12が構成されている。

【0035】他方、誘電体基板11の下面11bの所定箇所には、薄膜状の信号線層16が形成され、信号線層16の周囲にギャップを介してグランド層17が形成され、これらによりコプレナ線路15が構成されている。

【0036】信号線層13の端部13aには導体ビア18の上端部が接続され、導体ビア18の下端部は信号線層16の端部16aに接続されている(図2(c))。また信号線層13、16を挟むその両側には、グランド層14とグランド層17とを接続する導体ビア19が形成されている。

【0037】また各導体ビア19の中心を結ぶ直線(以下、導体ビア19の中心結線と記す)と信号線層13、16の中心線との距離はXに設定されている。なおこの距離Xは、使用周波数を F とし、誘電体基板11の比誘電率を ϵ_r とし、誘電体基板11の厚みを t とした場合に、後述する数3式を満たすように設定される。なお、このとき下記数3式から求められる距離Xの±5%の距離で導体ビア19を設ければ良い。

【0038】図1及び図2に示した高周波伝送線路基板において、比誘電率 ϵ_r が7.7の誘電体基板11を用いた場合での挿入損失 S_{21} が最も良くなる周波数 F_{max} と誘電体基板11の厚み t との関係を図3に示す。図中の直線 L_1 ～ L_3 はそれぞれ順に、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを600 μm 、650 μm 、700 μm としたものである。

【0039】本発明者は、図3に示したこれら直線 L_1 ～ L_3 を解析することにより、周波数 F_{max} と、誘電体基板11の比誘電率 ϵ_r と、誘電体基板の厚み t と、信号線層13、16の中心線と導体ビア19の中心結線との距離Xとの関係を示す下記数3式を導き出した。

【0040】

$$【数3】 F_{max} = M_0 + M_1 t$$

但し、 $M_0 = a + b X$

$$M_1 = c + d X$$

$$a = 341.2 - 1.8 \cdot 9 \epsilon_r$$

$$b = -0.31 + 0.017 \epsilon_r$$

$$c = -0.3 + 0.02 \epsilon_r$$

$$d = 0.00031 - 2.1 \times 10^{-6} \epsilon_r$$

【0041】上記実施の形態(1)に係る高周波伝送線路基板によれば、使用周波数を F 、誘電体基板11の比誘電率を ϵ_r 、誘電体基板11の厚みを t 、及び信号線層13、16の中心線と導体ビア19の中心結線との距離を X とするとき、上記数3式を満たす前記各値が、±

5%の範囲内で設定されているため、使用周波数Fに適した高周波伝送線路基板とすることができる。従って、高周波特性に優れ、かつ伝送特性にも優れたものとすることができる。

【0042】また、ここでは使用周波数をFとし、誘電体基板11の比誘電率を ϵ_r とし、誘電体基板11の厚みをtとして、上記数3式を用いて、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるようにしているが、別の実施の形態では、使用周波数をFとし、誘電体基板11の比誘電率を ϵ_r とし、信号線層13、16の中心線と導体ビア19の中心結線との距離をXとして、上記数3式を用いて、誘電体基板11の厚みtを求めるようにしても良く、またこれと同様にして、使用周波数Fや、誘電体基板11の比誘電率 ϵ_r

を求めてても良い。

【0043】また、上記実施の形態に係る高周波伝送線路基板を用いて、高周波パッケージを構成することによって、高周波特性に優れ、かつ伝送特性にも優れた高周波パッケージを実現することができる。

【0044】

【実施例】以下、実施例に係る高周波伝送線路基板を用い、以下の条件で伝送特性（挿入損失 S_{21} ）を調査した結果等について説明する。実施例1、2に係る高周波伝送線路基板の使用周波数F、誘電体基板11の比誘電率 ϵ_r 、誘電体基板11の厚みtをそれぞれ下記の表1に示した。

【表1】

	使用周波数F	比誘電率 ϵ_r	厚みt
実施例1	65GHz	7.7	300μm
実施例2	60GHz	8.9	300μm

【0045】●実施例1

上記数3式を用いて、以下の条件で信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるに、距離X=640μmとなった。図1及び図2に示した高周波伝送線路基板において、誘電体基板11の比誘電率 ϵ_r を7.7とし、誘電体基板11の厚みtを300μmとし、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを640μmとしてシミュレーションを行い、解析した結果、図4に示す伝送特性（挿入損失 S_{21} ）が得られた。図4から明らかなように、使用周波数F(65GHz)において、挿入損失 S_{21} が約-0.4dBという優れた伝送特性を有していることが分かる。

【0046】●実施例2

上記数3式を用いて、以下の条件で信号線層13、16の中心線と導体ビア19の中心結線との距離Xを求めるに、距離X=630μmとなった。図1及び図2に示した高周波伝送線路基板において、誘電体基板11の比誘電率 ϵ_r を8.9とし、誘電体基板11の厚みtを300μmとし、信号線層13、16の中心線と導体ビア19の中心結線との距離Xを630μmとしてシミュレーションを行い、解析した結果、図5に示す伝送特性（挿入損失 S_{21} ）が得られた。図5から明らかなように、使用周波数F(60GHz)において、挿入損失 S_{21} が約

-0.4dBという優れた伝送特性を有していることが分かる。

【0047】ところで図4から明らかなように、実施例1に係る高周波伝送線路基板において最も適した使用周波数Fは、65GHz（挿入損失 $S_{21}=-0.4$ dB）ではなく、67GHz（ $S_{21}=-0.3$ dB）であり、また図5から明らかなように、実施例2に係る高周波伝送線路基板において最も適した使用周波数Fは、60GHz（ $S_{21}=-0.4$ dB）ではなく、62GHz（ $S_{21}=-0.2$ dB）であることが分かる。換言するならば、図4、図5から使用周波数Fが65GHz、60GHzに最適な高周波伝送線路基板は、実施例1、2に係る高周波伝送線路基板ではないことが分かる。

【0048】しかしながら、両者共に2GHz程度の僅かな誤差（すなわち、5GHz程度の範囲内に十分収まる僅かな誤差）であるため、実施例1、2に係る高周波伝送線路基板は、使用周波数Fが65GHz、60GHzそれぞれの場合に十分適したものになっていると判断することができる。

【0049】次に実施例3～8に係る高周波伝送線路基板の使用周波数F、誘電体基板11の比誘電率 ϵ_r 、誘電体基板11の厚みtをそれぞれ下記の表2に示した。

【表2】

	使用周波数 F	比誘電率 ϵ_r	厚み t
実施例 3	60 GHz	7.7	300 μm
実施例 4	62 GHz	7.7	300 μm
実施例 5	64 GHz	7.7	300 μm
実施例 6	66 GHz	7.7	300 μm
実施例 7	68 GHz	7.7	300 μm
実施例 8	70 GHz	7.7	300 μm

※使用周波数 F は、65 GHz を基準として ± 5 GHz となる範囲、すなわち 60 ～ 70 GHz の範囲に設定している。

【0050】●実施例 3 ～ 8

上記式を用いて、以下の条件で信号線層 13、16 の中心線と導体ビア 19 の中心結線との距離 X を求めると、下記表 3 に示すようになった。

【表 3】

	距離 X
実施例 3	約 680 μm
実施例 4	約 660 μm
実施例 5	約 650 μm
実施例 6	約 630 μm
実施例 7	約 620 μm
実施例 8	約 600 μm

【0051】図 1 及び図 2 に示した高周波伝送線路基板において、誘電体基板 11 の比誘電率 ϵ_r を 7.7 とし、誘電体基板 11 の厚み t を 300 μm とし、信号線層 13、16 の中心線と導体ビア 19 の中心結線との距離 X を 680、660、650、630、620、600 μm としてシミュレーションを行い、解析した結果、図 6 に示す伝送特性（挿入損失 S_{21} ）が得られた。図 6 から明らかなように、使用周波数 F (65 GHz) に最

も適した高周波伝送線路基板は、実施例 5 に係る高周波伝送線路基板であることが分かる。

【図面の簡単な説明】

【図 1】本発明の実施の形態に係る高周波伝送線路基板を模式的に示した部分斜視図である。

【図 2】実施の形態に係る高周波伝送線路基板の主要部を拡大して示した模式図であり、(a) は平面図、(b) は下面図、(c) は (a) における C-C 線断面図、(d) は (a) における D-D 線断面図である。

【図 3】挿入損失が最も良くなる周波数と誘電体基板の厚みとの関係を示したグラフである。

【図 4】実施例 1 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 5】実施例 2 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 6】実施例 5、6、8 に係る高周波伝送線路基板のシミュレーション結果を示したグラフである。

【図 7】従来の高周波パッケージを示した模式図であり、(a) は側面断面図、(b) は (a) における B-B 線断面部分の斜視図である。

【図 8】従来の別の高周波パッケージの主要部を模式的に示した斜視図である。

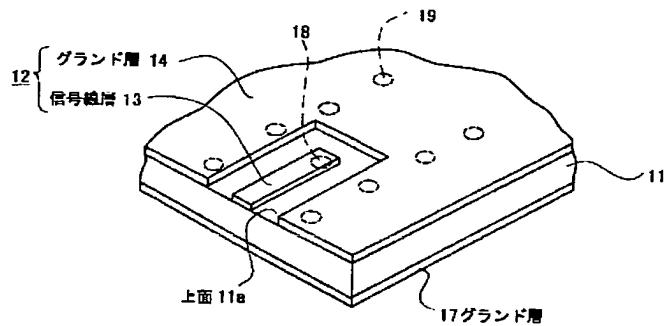
【図 9】従来のさらに別の高周波パッケージを示した模式図であり、(a) は部分破断平面図、(b) は (a) における B-B 線断面図、(c) は下面図である。

【図 10】図 9 (a) の要部を模式的に示した部分拡大斜視図である。

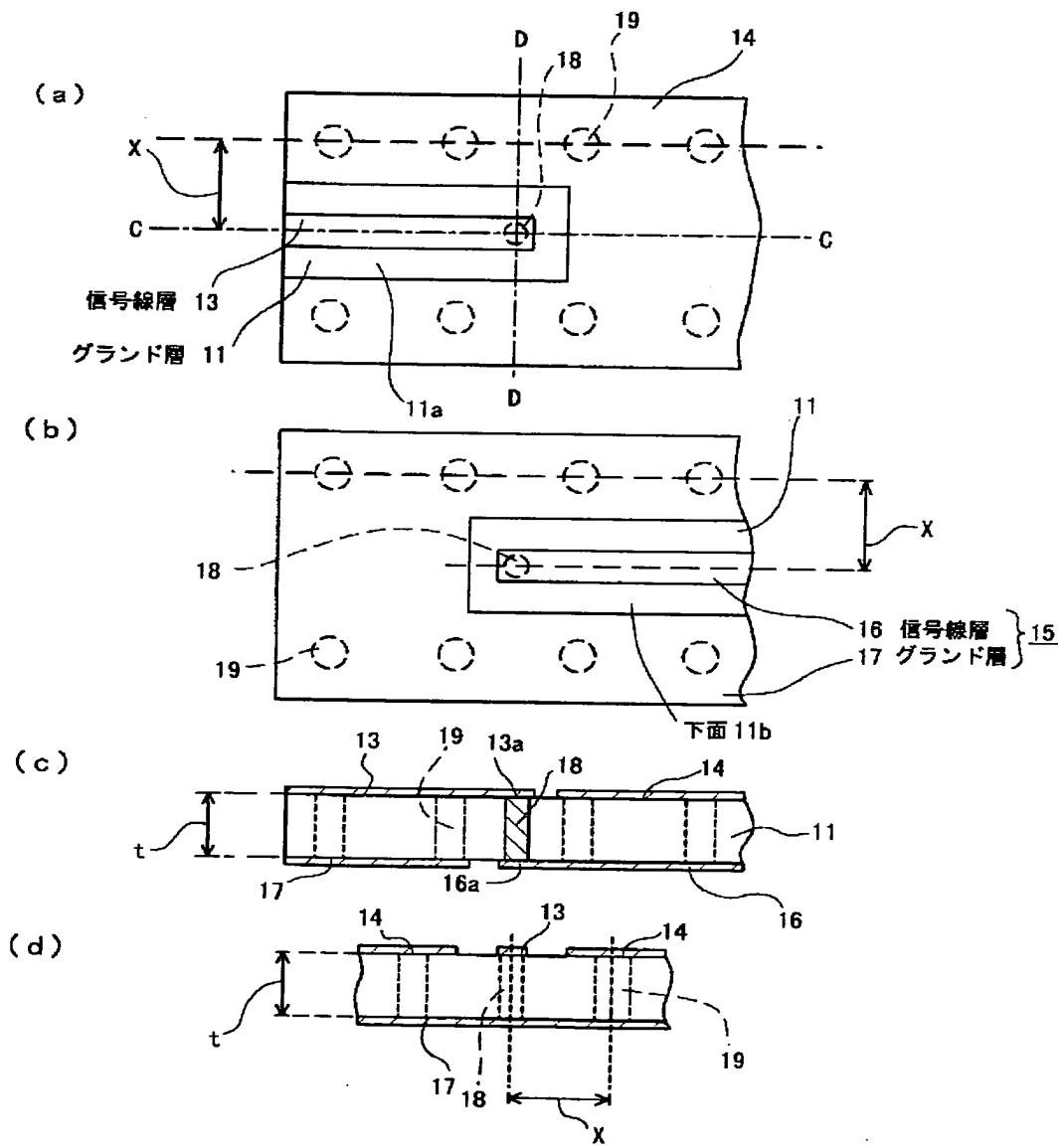
【符号の説明】

- 11 誘電体基板
- 12、15 コアレナ線路
- 13、16 信号線層
- 14、17 グランド層
- 18、19 導体ビア

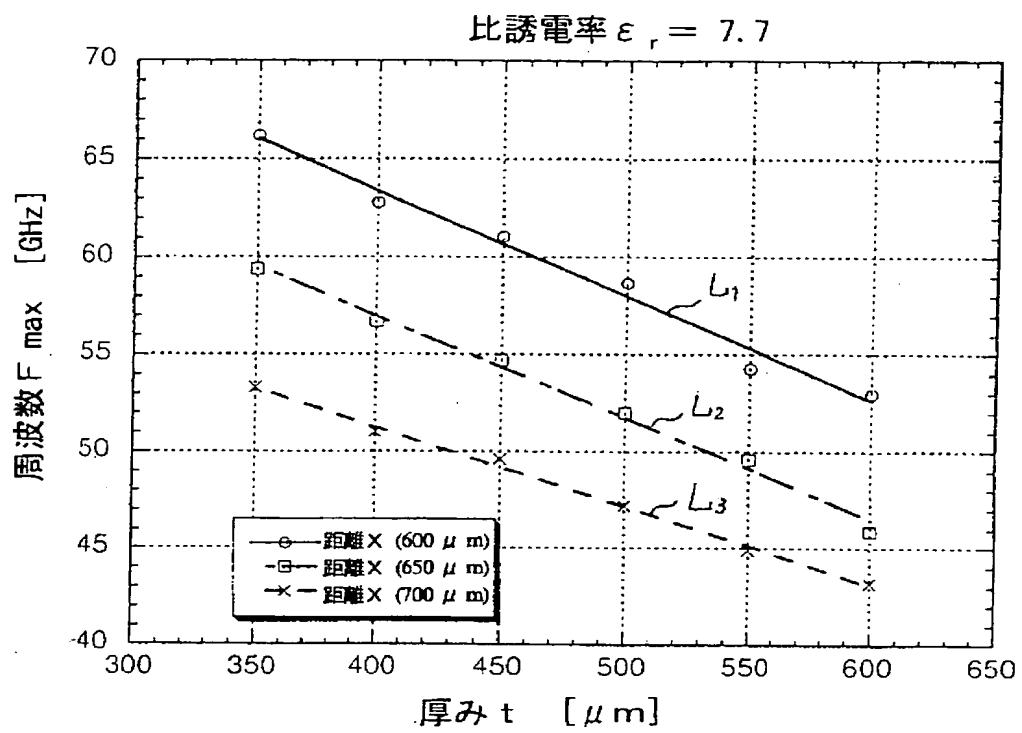
【図1】



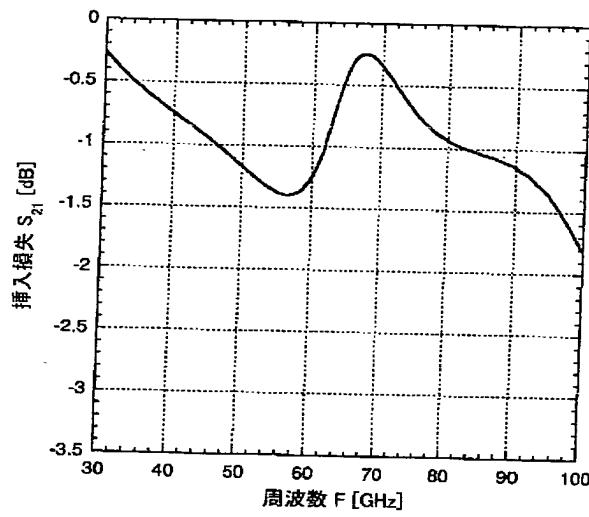
【図2】



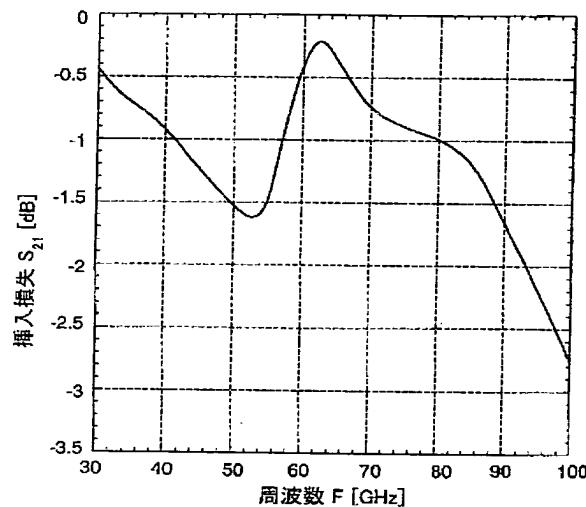
【図3】



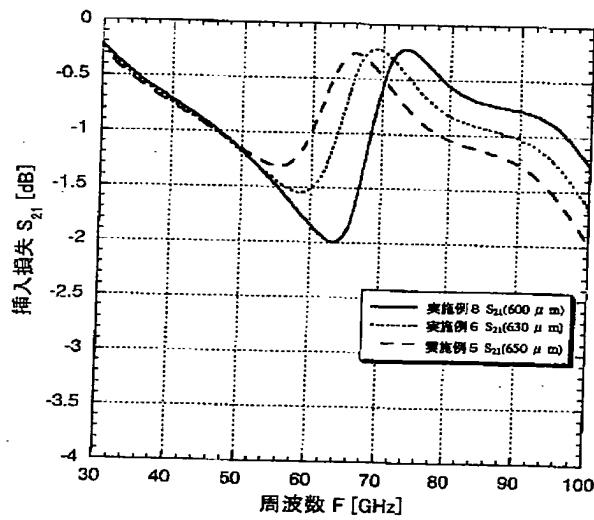
【図4】



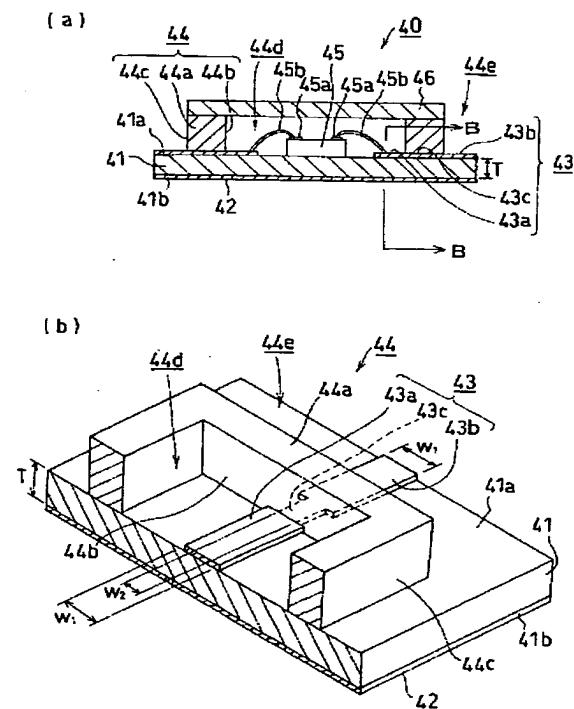
【図5】



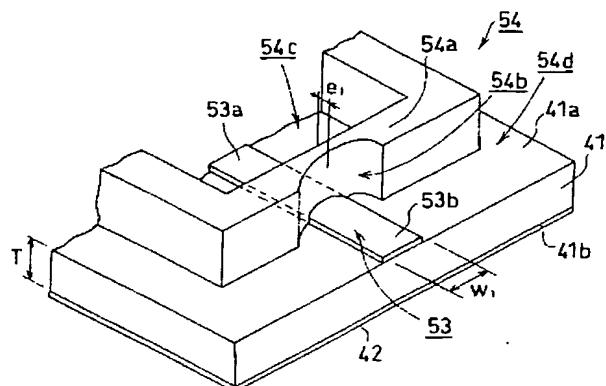
【図6】



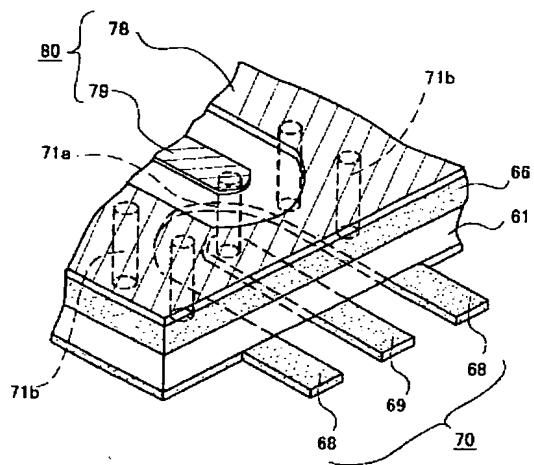
【図7】



【図8】



【図10】



【図9】

